**Nazwa przedmiotu:**

Automatyka III

**Koordynator przedmiotu:**

dr hab. inż. Piotr Kawalec, prof. nzw., Wydział Transportu Politechniki Warszawskiej Zakład Sterowania Ruchem i Infrastruktury Transportu, Zespół SRD

**Status przedmiotu:**

Obowiązkowy

**Poziom kształcenia:**

Studia II stopnia

**Program:**

Transport

**Grupa przedmiotów:**

Specjalnościowe

**Kod przedmiotu:**

TR.SMS205

**Semestr nominalny:**

2 / rok ak. 2010/2011

**Liczba punktów ECTS:**

1

**Liczba godzin pracy studenta związanych z osiągnięciem efektów uczenia się:**

25 godz. pracy, w tym: ćwiczenia projektowe 15 godz.; wykonanie zadania projektowego 5 godz.; konsultacje 4 godz.; obrona projketu 1 godz.

**Liczba punktów ECTS na zajęciach wymagających bezpośredniego udziału nauczycieli akademickich:**

1 pkt ECTS, 20 godzin zajęć, w tym: ćwiczenia projektowe 15 godz..; konsultacje 4 godz.; obrona projektu 1 godz.

**Język prowadzenia zajęć:**

polski

**Liczba punktów ECTS, którą student uzyskuje w ramach zajęć o charakterze praktycznym:**

1 pkt ECTS, 20 godz. zajęć praktycznych, w tym ćwiczenia projektowe 15 godz.; wykonanie zadania projektowego 5 godz.

**Formy zajęć i ich wymiar w semestrze:**

|  |  |
| --- | --- |
| Wykład:  | 0h |
| Ćwiczenia:  | 0h |
| Laboratorium:  | 0h |
| Projekt:  | 15h |
| Lekcje komputerowe:  | 0h |

**Wymagania wstępne:**

Automatyka I

**Limit liczby studentów:**

15 osób

**Cel przedmiotu:**

Umiejętność projektowania układów sterowania ruchem w środowisku języków opisu sprzętu z wykorzystaniem wspomagania komputerowego, obejmująca: tworzenie algorytmów sterowania; specyfikację i weryfikację modeli układów w języku VHDL; syntezę i implementację projektowanych układów w programowalnych strukturach logicznych.

**Treści kształcenia:**

Treść ćwiczeń projektowych:
Wybór do zaprojektowania układu sterowania zgodnego z profilem studiów, opis słowny, formalny zapis algorytmu sterowania w postaci sieci działań. Weryfikacja poprawności opracowanego algorytmu w trybie symulacji komputerowej. Budowa schematu blokowego projektowanego układu. Synteza poszczególnych bloków projektowanego układu w języku VHDL z wykorzystaniem edytorów: tekstowego lub grafów przejść automatów skończonych. Specyfikacja całego układu w edytorze schematów blokowych. Weryfikacja poprawności logicznej modelu projektowanego układu w trybie symulacji funkcjonalnej w postaci przebiegów czasowych i na schemacie blokowym. Opis wyników symulacji funkcjonalnej. Synteza i implementacja opracowanego układu w strukturze programowalnej FPGA. Wydruk i opis raportów wykorzystania zasobów struktury i uzyskanych parametrów czasowych. Symulacja czasowa działania prototypu układu, komparacja przebiegów symulacji czasowej i funkcjonalnej. Opis uzyskanych przebiegów symulacji. Dokumentacja techniczna opracowanego projektu.

**Metody oceny:**

obrona projektu z uwzględnieniem aktywności na zajęciach, oraz systematyczności w procesie projektowania w trakcie semestru

**Egzamin:**

nie

**Literatura:**

1. Zieliński C. Podstawy projektowania układów cyfrowych. PWN, Warszawa,2003.
2. Zwoliński M.: Projektowanie układów cyfrowych z wykorzystaniem języka VHDL, WKŁ, Warszawa, 2002.
3. Łuba T., Zbierzchowski B.: Komputerowe projektowanie układów cyfrowych, WKŁ, Warszawa, 2000.
4. Pasierbiński J., Zbysiński P.: Układy programowalne w praktyce, WKŁ, Warszawa, 2001.

**Witryna www przedmiotu:**

brak

**Uwagi:**

O ile nie powoduje to zmian w zakresie powiązań danego modułu zajęć z kierunkowymi efektami kształcenia w treściach kształcenia mogą być wprowadzane na bieżąco zmiany związane z uwzględnieniem najnowszych osiągnięć naukowych.

## Efekty przedmiotowe

### Profil ogólnoakademicki - wiedza

**Efekt W01:**

ma szczegółową wiedzę w zakresie metod i technik projektowania złożonych specjalizowanych układów i systemów sterowania ruchem

Weryfikacja:

ćwiczenia – obrona projektu

**Powiązane efekty kierunkowe:** Tr2A\_W08

**Powiązane efekty obszarowe:**

**Efekt W02:**

ma wiedzę o trendach rozwojowych i nowych osiągnięciach w zakresie specjalizowanych układów i systemów, w tym implementowanych w programowalne struktury logiczne

Weryfikacja:

ćwiczenia – obrona projektu

**Powiązane efekty kierunkowe:** Tr2A\_W07

**Powiązane efekty obszarowe:**

**Efekt W03:**

ma podstawową wiedzę związaną z metodologią projektowania inżynierskiego

Weryfikacja:

ćwiczenia – obrona projektu

**Powiązane efekty kierunkowe:** Tr2A\_W10

**Powiązane efekty obszarowe:**

### Profil ogólnoakademicki - umiejętności

**Efekt U01:**

potrafi zaprojektować układy cyfrowe realizujące złożone funkcje teleinformatyki i sterowania ruchem

Weryfikacja:

ocena przebiegu procesu projektowania specjalizowanego układu realizującego zadane funkcje sterowania

**Powiązane efekty kierunkowe:** Tr2A\_U21

**Powiązane efekty obszarowe:**

**Efekt U02:**

umie posłużyć się narzędziami komputerowo wspomaganego projektowania do weryfikacji złożonych układów cyfrowych

Weryfikacja:

ocena umiejętności korzystania ze wspomagania komputerowego w procesie projektowania

**Powiązane efekty kierunkowe:** Tr2A\_U19

**Powiązane efekty obszarowe:**

**Efekt U03:**

potrafi przygotować krótką prezentację dotyczącą szczgółowych zagadnień specjalizowanych układów sterowania i teleinformatyki

Weryfikacja:

ocena prezentacji projektu w trakcie jego obrony

**Powiązane efekty kierunkowe:** Tr2A\_U01

**Powiązane efekty obszarowe:**

### Profil ogólnoakademicki - kompetencje społeczne

**Efekt K01:**

ma świadomość odpowiedzialności za pracę własną nad zadaniem projektowym

Weryfikacja:

ocena prezentacji projektu w trakcie jego obrony

**Powiązane efekty kierunkowe:** Tr2A\_K04

**Powiązane efekty obszarowe:**