**Nazwa przedmiotu:**

Projektowanie wiarygodnych systemów cyfrowych

**Koordynator przedmiotu:**

prof. dr hab inż. Andrzekj Kraśniewski

**Status przedmiotu:**

Fakultatywny ograniczonego wyboru

**Poziom kształcenia:**

Studia II stopnia

**Program:**

Telekomunikacja

**Grupa przedmiotów:**

Przedmioty techniczne - zaawansowane

**Kod przedmiotu:**

PWSC

**Semestr nominalny:**

4 / rok ak. 2015/2016

**Liczba punktów ECTS:**

4

**Liczba godzin pracy studenta związanych z osiągnięciem efektów uczenia się:**

Bilans nakładu pracy przeciętnego studenta wygląda następująco:
- udział w wykładach: 15 x 2 godz. = 30 godz.,
- przygotowanie do kolejnych wykładów i realizacji projektu (przejrzenie materiałów z wykładu i dodatkowej literatury, próba rozwiązania miniproblemów sformułowanych na wykładzie): 5 godz.
- udział w konsultacjach związanych z realizacją projektu: 2 godz. + 3 x 1 godz. = 5 godz. (zakładamy, że student korzysta z 2-godz. konsultacji dotyczących zainstalowania, uruchomienia i korzystania z oprogramowania wspomagającego projektowanie, a ponadto z „regularnych” konsultacji 3 razy w semestrze),
- realizacja zadań projektowych: 45 godz. (obejmuje także zainstalowanie oprogramowania i opanowanie umiejętności wykorzystania go do realizacji projektu oraz przygotowanie kolejnych sprawozdań),
- przygotowanie do kolokwium (rozwiązanie zadań przedkolokwialnych, udział w konsultacjach przedkolokwialnych): 8 godz. + 2 godz. = 10 godz.
- przygotowanie do egzaminu (rozwiązanie zadań przedegzaminacyjnych, udział w konsultacjach przedegzaminacyjnych) oraz obecność na egzaminie: 10 godz. + 2 godz. + 3 godz. = 15 godz. (pomijamy ew. egzamin ustny)

Łączny nakład pracy studenta wynosi zatem: 30 + 5 + 5 + 45 + 10 + 15 = 118 godz., co odpowiada ok. 4 punktom ECTS.

**Liczba punktów ECTS na zajęciach wymagających bezpośredniego udziału nauczycieli akademickich:**

nakład pracy związany z zajęciami wymagającymi bezpośredniego udziału nauczycieli akademickich wynosi 30 + 5 + 2 + 2 + 3 = 42 godz., co odpowiada ok. 1.5 punktom ECTS (jeśli nie dopuszczamy wartości ułamkowych, to należy przyjąć 1 lub 2 punkty ECTS),

**Język prowadzenia zajęć:**

polski

**Liczba punktów ECTS, którą student uzyskuje w ramach zajęć o charakterze praktycznym:**

nakład pracy związany z zajęciami o charakterze praktycznym wynosi 5 + 45 = 50 godz., co odpowiada ok. 2 punktom ECTS

**Formy zajęć i ich wymiar w semestrze:**

|  |  |
| --- | --- |
| Wykład:  | 30h |
| Ćwiczenia:  | 0h |
| Laboratorium:  | 0h |
| Projekt:  | 15h |
| Lekcje komputerowe:  | 0h |

**Wymagania wstępne:**

brak

**Limit liczby studentów:**

60

**Cel przedmiotu:**

- ukształtowanie wśród studentów zrozumienia konieczności zapewnienia wysokiej wiarygodności systemu cyfrowego
- zapoznanie studentów z podstawowymi technikami zwiększania wiarygodności działania układów i systemów cyfrowych
- ukształtowanie podstawowych umiejętności w zakresie projektowania układów i systemów cyfrowych o podwyższonej wiarygodności, a w szczególności układów łatwo i samotestowalnych oraz układów/systemów tolerujących uszkodzenia

**Treści kształcenia:**

WYKŁAD
Wiarygodność systemów cyfrowych; atrybuty wiarygodności (niezawodność, bezpieczeństwo działania, zabezpieczenie przed nieuprawnionym użyciem, dostępność, testowalność, łatwość utrzymania). Przyczyny niesprawności systemu; uszkodzenia a błędy. Metody zapewniania wiarygodności.
Testowanie systemów cyfrowych – podstawowe czynności: modelowanie uszkodzeń, wyznaczanie testów, ocena jakości testowania. Wyznaczanie zbioru testów. Miary testowalności. Testowanie układów sekwencyjnych a testowanie układów kombinacyjnych. Ewolucja klasycznych metod testowania – testowanie funkcjonalne, testowanie losowe, testowanie uszkodzeń opóźnieniowych. Testowanie układów a testowanie systemu.
Projektowanie i synteza układów łatwo testowalnych (design for testability, synthesis for testability). Technika ścieżki przesuwającej (ścieżki sterująco-obserwacyjnej).
Podstawowe elementy układów samotestowalnych: generatory i kompaktory oparte na rejestrach przesuwających ze sprzężeniem zwrotnym i automatach komórkowych - teoria i projektowanie. Techniki samotestowania; sterowanie przebiegiem samotestowania. Testowanie i samotestowanie układów realizowanych w strukturach programowalnych.
Tolerowanie uszkodzeń w systemach cyfrowych. Podstawowe typy systemów - systemy z redundancją sprzętową, programową, informacyjną i czasową. Wyznaczanie parametrów charakteryzujących wiarygodność. Układy z samokontrolą działania.
Przykładowe rozwiązania – mechanizmy testowania i tolerowania uszkodzeń w jednostkach sterujących systemów komutacyjnych AT&T ESS. Wybrane aspekty projektowania układów realizujących algorytmy kryptograficzne.
PROJEKT
Realizacja zadania projektowego obejmuje następujące etapy:
- zaprojektowanie układu o zadanej funkcji przy użyciu systemu komputerowo-wspomaganego projektowania (Quartus2 i/lub ModelSim-Altera),
- analiza testowalności zaprojektowanego układu,
- zaproponowanie strategii testowania (samotestowania) układu, opartej na wykorzystaniu zasad projektowania upraszczającego testowanie;
- wykonanie projektu układu łatwo testowalnego (samotestowalnego); analiza testowalności
- realizacja układu w strukturze FPGA (opcjonalnie).

**Metody oceny:**

Sprawdzanie założonych efektów kształcenia realizowane jest przez:
- ocenę wiedzy i umiejętności związanych z realizacją zadań projektowych – ocenę sprawozdań z realizacji projektu (poszczególnych zadań projektowych),
- ocenę wiedzy i umiejętności wykazanych na kolokwium i egzaminie pisemnym o charakterze problemowym (na kolokwium i egzaminie student może korzystać z dowolnych materiałów dydaktycznych oraz komputera) oraz – w przypadkach wątpliwości co do oceny – na egzaminie ustnym
- formatywną ocenę związaną z rozwiązaniem zadań przedkolokwialnych i przedegzaminacyjnych, a także z interaktywną forma prowadzenia wykładu
Zaliczenie
- projekt 40 pkt
- kolokwium 20 pkt
- egzamin 40 pkt
Zaliczenie - co najmniej 50 pkt, w tym co najmniej 24 pkt na kolokwium i egzaminie.

**Egzamin:**

tak

**Literatura:**

- M. L. Bushnell, V. D. Agrawal, Essentials of Electronic Testing for Digital, Memory and Mixed-Signal VLSI Circuits, Kluwer Academic Publ., 2000.
- N. K. Jha and S. Gupta, Testing of Digital Systems, Cambridge University Press, 2003.
- J. Sosnowski, Testowanie i niezawodność systemów cyfrowych, EXIT, 2005.
- Ch. Stroud, A Designer’s Guide to Built-In Self-Test, Kluwer Academic Publ., 2002.
- I. Koren, C. M. Krishna, Fault-Tolerant Systems, Elsevier, 2007.
- artykuły z czasopism i materiałów konferencyjnych.

**Witryna www przedmiotu:**

http://cygnus.tele.pw.edu.pl/~andrzej/PWSC/pwsc\_inf.htm

**Uwagi:**

## Efekty przedmiotowe

### Profil ogólnoakademicki - wiedza

**Efekt PWSC\_W01:**

zna zagrożenia z związane z występowaniem czynników ograniczających wiarygodność systemu cyfrowego oraz wskazać w cyklu życia systemu cyfrowego działania prowadzące do zwiększenia jego wiarygodności

Weryfikacja:

egz. - cz. ustna

**Powiązane efekty kierunkowe:** K\_W15

**Powiązane efekty obszarowe:** T2A\_W08

**Efekt PWSC\_W02:**

zna metody wyznaczania zbioru testów dla prostego układu kombinacyjnego i sekwencyjnego w oparciu o model strukturalny i funkcjonalny, a także metody oceny jakości tego zbioru testów w sposób analityczny oraz z wykorzystaniem narzędzi CAD

Weryfikacja:

kolokwium, egz. - cz. pisemna, projekt (zad.1.2)

**Powiązane efekty kierunkowe:** K\_W04, K\_W05, K\_W10, K\_W14

**Powiązane efekty obszarowe:** T2A\_W03, T2A\_W04, T2A\_W07, T2A\_W03, T2A\_W04, T2A\_W04, T2A\_W07

**Efekt PWSC\_W03:**

zna metody oceny testowalności (sterowalności i obserwowalności) układu cyfrowego

Weryfikacja:

kolokwium, egz. - cz. pisemna, projekt (zad.1.3 i 1.4)

**Powiązane efekty kierunkowe:** K\_W04, K\_W14

**Powiązane efekty obszarowe:** T2A\_W03, T2A\_W04, T2A\_W07, T2A\_W07

**Efekt PWSC\_W04:**

zna ograniczenia klasycznych metod testowania układów i systemów cyfrowych oraz kierunki/metody ich przezwyciężania

Weryfikacja:

egz. - cz. ustna

**Powiązane efekty kierunkowe:** K\_W13

**Powiązane efekty obszarowe:** T2A\_W05

**Efekt PWSC\_W05:**

zna metody projektowania układów łatwo testowalnych (lub samotestowalnych) oraz analizy ich działania w przypadku wystąpienia uszkodzeń

Weryfikacja:

egz. - cz. pisemna, projekt (zad.2.1, 2.2, 2.3)

**Powiązane efekty kierunkowe:** K\_W05, K\_W14

**Powiązane efekty obszarowe:** T2A\_W03, T2A\_W04, T2A\_W07

**Efekt PWSC\_W06:**

zna podstawowe struktury systemów z redundancją sprzętową oraz metody wyznaczania wartości parametrów charakteryzujących wiarygodność tych systemów

Weryfikacja:

egz. - cz. pisemna

**Powiązane efekty kierunkowe:** K\_W05, K\_W14

**Powiązane efekty obszarowe:** T2A\_W03, T2A\_W04, T2A\_W07

**Efekt PWSC\_W07:**

zna metody projektowania układ ówrealizujących zabezpieczenie kodowe informacji przesyłanych w systemie cyfrowym oraz układów z samokontrolą działania

Weryfikacja:

egz. - cz. pisemna

**Powiązane efekty kierunkowe:** K\_W05, K\_W10, K\_W13

**Powiązane efekty obszarowe:** T2A\_W03, T2A\_W04, T2A\_W04, T2A\_W05

### Profil ogólnoakademicki - umiejętności

**Efekt PWSC\_U01:**

wyznaczyć zbiór testów dla prostego układu kombinacyjnego i sekwencyjnego w oparciu o model strukturalny i funkcjonalny, a także ocenić jakość tego zbioru testów w sposób analityczny oraz z wykorzystaniem narzędzi CAD

Weryfikacja:

kolokwium, egz. - cz. pisemna, projekt (zad.1.2)

**Powiązane efekty kierunkowe:** K\_U09, K\_U10, K\_U14

**Powiązane efekty obszarowe:** T2A\_U05, T2A\_U07, T2A\_U09, T2A\_U15, T2A\_U07, T2A\_U09, T2A\_U15, T2A\_U11

**Efekt PWSC\_U02:**

potrafi ocenić testowalność (sterowalność i obserwowalność) układu cyfrowego

Weryfikacja:

kolokwium, egz. - cz. pisemna, projekt (zad.1.3 i 1.4)

**Powiązane efekty kierunkowe:** K\_U14

**Powiązane efekty obszarowe:** T2A\_U11

**Efekt PWSC\_U03:**

potrafi zaprojektować układ łatwo testowalny (lub samotestowalny) oraz dokonać analizy jego działania w przypadku wystąpienia uszkodzeń, stosując właściwą metodę projektowania ułatwiającego testowanie (lub projektowania układów samotestowalnych) oraz odpowiednie narzędzia CAD

Weryfikacja:

egz. - cz. pisemna, projekt (zad.2.1, 2.2, 2.3)

**Powiązane efekty kierunkowe:** K\_U06, K\_U08, K\_U13

**Powiązane efekty obszarowe:** T2A\_U07, T2A\_U09, T2A\_U12, T2A\_U13, T2A\_U15, T2A\_U17, T2A\_U18, T2A\_U19

**Efekt PWSC\_U04:**

potrafi zaprojektować układ realizujący zabezpieczenie kodowe informacji przesyłanych w systemie cyfrowym oraz układ z samokontrolą działania

Weryfikacja:

egz. - cz. pisemna

**Powiązane efekty kierunkowe:** K\_U06, K\_U13

**Powiązane efekty obszarowe:** T2A\_U07, T2A\_U09, T2A\_U15, T2A\_U17, T2A\_U18, T2A\_U19

### Profil ogólnoakademicki - kompetencje społeczne

**Efekt PWSC\_K01:**

potrafi pracować indywidualnie i w zespole

Weryfikacja:

kolokwium, egzamin, projekt

**Powiązane efekty kierunkowe:**

**Powiązane efekty obszarowe:**