**Nazwa przedmiotu:**

Systemy komputerowe

**Koordynator przedmiotu:**

Jan OGRODZKI

**Status przedmiotu:**

Obowiązkowy

**Poziom kształcenia:**

Studia I stopnia

**Program:**

Elektronika

**Grupa przedmiotów:**

Przedmioty techniczne

**Kod przedmiotu:**

SYKO

**Semestr nominalny:**

4 / rok ak. 2015/2016

**Liczba punktów ECTS:**

3

**Liczba godzin pracy studenta związanych z osiągnięciem efektów uczenia się:**

75

**Liczba punktów ECTS na zajęciach wymagających bezpośredniego udziału nauczycieli akademickich:**

**Język prowadzenia zajęć:**

polski

**Liczba punktów ECTS, którą student uzyskuje w ramach zajęć o charakterze praktycznym:**

**Formy zajęć i ich wymiar w semestrze:**

|  |  |
| --- | --- |
| Wykład: | 30h |
| Ćwiczenia: | 0h |
| Laboratorium: | 0h |
| Projekt: | 15h |
| Lekcje komputerowe: | 0h |

**Wymagania wstępne:**

Układy logiczne i układy cyfrowe na studiach I stopnia WEiTI

**Limit liczby studentów:**

40

**Cel przedmiotu:**

- zapoznanie z takimi podstawowymi pojęciami i mechanizmami działania systemu komputerowego jak: procesor stałoprzecinkowy i układy współpracujące (pamięci główne i podręczne, układy przerwań, jednostka zmiennoprzecinkowa, kontroler wejścia-wyjścia, magistrala, tryb przetwarzania, sprzętowe wspomaganie systemu operacyjnego
- ukształtowanie umiejętności przedstawiania schematów podstawowych architektur procesorów i układów współpracujących
- ukształtowanie umiejętności opisania działaniami arytmetycznymi , opisowo w punktach, na rysunku lub mikrooperacjami działania procesorów i podstawowych układów współpracujących
- ukształtowanie umiejętności zaprojektowania architektury, systemu kodowania i algorytmu sterowania dla prostego procesora o zadanej, kilkurozkazowej liście rozkazów i zadanych trybach adresowania lub dla wybranego urządzenia współpracującego oraz umiejętności weryfikacji tej symulacji na drodze symulacji VHDL

**Treści kształcenia:**

- maszyna von Neumana, architektury procesorów, bloki funkcjonalne i ich zadania, lista rozkazów, tryby adresowania
- cykl rozkazu i jego rozkład na mikrooperacje
- jednostka sterująca, jej graf i implementacja
- jednostka arytmetyczno-logiczna i arytmetyka stałoprzecinkowa
- pamięć główna, architektura, cykl pracy, pamięć podręczna, organizacja
- jednostka zmiennoprzecinkowa i arytmetyka zmiennoprzecinkowa
- wyjątki, przerwania, układ przerwań, stos
- system wejścia-wyjścia, kontrolery wejścia-wyjścia
- magistrale, transakcje i standard PCI
- przetwarzanie potokowe i równoległe
- sprzętowe wspomaganie systemu operacyjnego - segmentacja, stronicowanie, ochrona

**Metody oceny:**

Kolokwia, sprawozdanie projektowe cząstkowe i końcowe

**Egzamin:**

nie

**Literatura:**

Jan Ogrodzki, Wstęp do systemów komputerowych, Oficyna Wydawnicza PW, Warszawa 2005

**Witryna www przedmiotu:**

www.studia.elka.pw.edu.pl/priv/11Z/SYKO.C

**Uwagi:**

Ten sam przedmiot dla telekomunikacji

## Efekty przedmiotowe

### Profil ogólnoakademicki - wiedza

**Efekt W1:**

Student który zaliczył przedmiot potrafi podać definicje takich pojęć z zakresu podstaw działania systemu komputerowego jak: architektura, lista rozkazów, cykl rozkazu, faza cyklu, cykl pamięci, mikrooperacja, sekcja, blok i wiersz pamięci podręcznej, parametry dynamiczne pamięci, odświeżanie, tryb pracy pamięci, sytuacja wyjątkowa, wyjątek, przerwanie, transakcja magistralowa, tryb przetwarzania, segmentacja, stronicowanie, pamięć wirtualna

Weryfikacja:

Kolokwia

**Powiązane efekty kierunkowe:**

**Powiązane efekty obszarowe:**

### Profil ogólnoakademicki - umiejętności

**Efekt U1:**

Przedstawić na rysunku z opisem schematy podstawowych architektur procesorów stałoprzecinkowych i układów współpracujących

Weryfikacja:

Kolokwia

**Powiązane efekty kierunkowe:**

**Powiązane efekty obszarowe:**

**Efekt U2:**

Przedstawić operacjami arytmetycznymi, opisem w punktach, grafem lub mikrooperacjami działanie procesora i jego podstawowych ukłądów współpracujących

Weryfikacja:

Kolokwia

**Powiązane efekty kierunkowe:**

**Powiązane efekty obszarowe:**

**Efekt U3:**

Zaprojektować przy zadanych specyfikacjach architekturę, kodowanie i algorytm sterowania kilku-rozkazowego procesora stałoprzecinkowego lub układuy współpracującego. Wykonać systulację VHDL tego projektu

Weryfikacja:

Sprawozdania cząstkowe z projektu, sprawozdanie końcowe z projektu, ustna obrona

**Powiązane efekty kierunkowe:**

**Powiązane efekty obszarowe:**

### Profil ogólnoakademicki - kompetencje społeczne

**Efekt U4:**

Wykonywać projekt w zespole

Weryfikacja:

Sprawozdanie końcowe z projektu, ustana obrona

**Powiązane efekty kierunkowe:**

**Powiązane efekty obszarowe:**