**Nazwa przedmiotu:**

Zaawaansowane technologie mikroelektroniki i fot. krzemowej

**Koordynator przedmiotu:**

 Romuald BECK

**Status przedmiotu:**

Fakultatywny ograniczonego wyboru

**Poziom kształcenia:**

Studia II stopnia

**Program:**

Elektronika

**Grupa przedmiotów:**

Przedmioty techniczne - zaawansowane

**Kod przedmiotu:**

ZTM

**Semestr nominalny:**

2 / rok ak. 2019/2020

**Liczba punktów ECTS:**

4

**Liczba godzin pracy studenta związanych z osiągnięciem efektów uczenia się:**

 85

**Liczba punktów ECTS na zajęciach wymagających bezpośredniego udziału nauczycieli akademickich:**

 2

**Język prowadzenia zajęć:**

polski

**Liczba punktów ECTS, którą student uzyskuje w ramach zajęć o charakterze praktycznym:**

 1

**Formy zajęć i ich wymiar w semestrze:**

|  |  |
| --- | --- |
| Wykład:  | 30h |
| Ćwiczenia:  | 0h |
| Laboratorium:  | 15h |
| Projekt:  | 0h |
| Lekcje komputerowe:  | 0h |

**Wymagania wstępne:**

Zalecane jest wcześniejsze zaliczenie przedmiotów:
Podstawy fotoniki
Podstawy technologii układów i systemów
Przyrządy półprzewodnikowe

**Limit liczby studentów:**

20

**Cel przedmiotu:**

Student powinien uzyskać świadomość najważniejszych problemów, jakie przychodzi rozwiązywać przy opracowaniu nowych generacji układów scalonych, oraz sposobów i metod ich rozwiązywania. Zrozumienie zależności pomiędzy możliwościami stwarzanymi przez aktualnie dostępną technologię i postulowanymi rozwiązaniami konstrukcyjnymi nowych przyrządów i układów w celu zwiększenia szybkości ich działania, zmniejszenia pobieranej mocy, wzrostu stopnia upakowania i liczby realizowanych funkcji, jest niezbędnym elementem wykształcenia współczesnego inżyniera lub naukowca pracującego w zakresie integracji mikroelektroniki i fotoniki. Zakres przedmiotu ograniczony jest do technologii krzemowej, ale wiadomości w nim zawarte (w szczególności sposoby i metody rozwiązywania problemów na linii technologia-konstrukcja) dają się łatwo transponować do technologii opartych na innych podłożach.

**Treści kształcenia:**

Treść wykładu
Zmiany zachodzące w standardowych technologiach mikroelektronicznych
(15 godz)

Reguły skalowania i ich konsekwencje dla technologii układów scalonych.

Różnorodność reguł skalowania, jej przyczyny i konsekwencje, sposób
wyboru właściwej dla danego indywidualnego przypadku.

Konsekwencje skoku technologii od 5um do 0,05 um

Analiza różnic między konstrukcjami przyrządów półprzewodnikowych na
przykładzie wytwarzanych w technologii CMOS; przedstawienie
najważniejszych z nich, w szczególności tych, które przetrwały próbę
czasu planuje się ich używać nadal do przyszłych generacji układów
scalonych.

Konsekwencje konieczności zmniejszenia rozmiarów kształtów w
płaszczyźnie poziomej.

Analiza skutków miniaturyzacji dla zaostrzenia kryteriów odwzorowania
dla topografii przyrządów i układów; czynniki decydujące o ostatecznych
rozmiarach obiektów (litografia, trawienie, domieszkowanie i
redyfuzja); obiekty o ustalonych kształtach i zmieniające się w trakcie
procesu technologicznego, wpływ budżetu termicznego technologii i
kolejności wykonywanych procesów.

Fotolitografia (definiowanie kształtu w emulsji światłoczułej)

Podstawy fotolitografii: rodzaje emulsji światłoczułej, metody
optyczne, i ich modyfikacje (m.in. nowe techniki fotolitografii, maski
z przesunięciem fazowym) wraz z przedstawieniem istniejących
fundamentalnych ograniczeń; zmiana strategii definiowania kształtów ?
wprowadzenie poziomów krytyczne i niekrytycznych.

Procesy suchego trawienia (głębokie, anizotropowe trawienia,
kształtowanie profili zboczy warstw trawionych).

Procesy niezbędne dla realizacji nowoczesnej technologii układów VLSI;
przedstawienie ich zalet i nierozerwalnie z nimi związanych defektów
"radiacyjnych" wymagających wprowadzania zmian konstrukcyjnych i
uzupełniania technologii o procesy ?leczące? te defekty; ich wpływ na
parametry przyrządów i ich niezawodność

Metody planaryzacji powierzchni górnej płytki podłożowej (termiczne,
poprzez trawienie i chemiczno-mechaniczne polerowanie - CMP).

Sposoby i strategie realizacji wymagań stawianych przez wielopoziomowe
struktury VLSI (np. 2 poziomy polikrzemu i 4 metalu) z wykorzystaniem
specjalnie prowadzonych procesów i różnorodnych zabiegów
międzyoperacyjnych.

Techniki wytwarzania połączeń międzymetalicznych ("gwoździe"
wolframowe, selektywne osadzanie aluminium).

Procesy wytwarzania kontaktów metalicznych (w tym "gwoździe
wolframowe") i warstw metalizacji - połączeń; strategie wynikające z
konieczności budowania układów wielopoziomowych, selektywne osadzanie,
pojedyncza i podwójna metoda damasceńska

Metody wytwarzania ekstremalnie płytkich złączy.

Zmiany w technologii wytwarzania złączy wynikające z miniaturyzacji i
nowych konstrukcji przyrządów, w szczególności implantacja
nieprostopadła, wielokrotna, implantacja z niską i ekstremalnie niską
energią, implantacja z plazmy.

Plazmowe metody osadzania z fazy lotnej (PECVD).

Strategia i metodyka ograniczania budżetu termicznego w technologii
układów VLSI przez zamianę procesów wysokotemperaturowych na średnio- i
nisko-temperaturowe; możliwości i osiągane rezultaty.

Technologia krzem na izolatorze - SOI (8 godz.)

Metody wytwarzania podłoży SOI

Obszary potencjalnych zastosowań podłoży SOI i wynikające z nich
wymagania; metody wytwarzania podłoży SOI (ZMR, ELO, FIPOX, SIMOX, WB),
ich modyfikacje, wady i zalety w kontekście konkretnych zastosowań;
współczesne realia i perspektywy komercjalizacji tych technik

Technologia układów SOI

Różnice w porównaniu do "objętościowego" CMOSa i nowe możliwości
konstrukcyjne przyrządów półprzewodnikowych i układów wynikające z
zastosowania podłoży SOI, wymagane modyfikacje technologii CMOS, zalety
i wady, stan aktualny i perspektywy rozwoju

Trójwymiarowe struktury mikroelektroniczne

Przykładowe, nowe konstrukcje przyrządów i układów 3D wykorzystujące
izolację dielektryczną, w szczególności

Zakres laboratorium
Ćwiczenia laboratoryjne odbywać się będą w laboratorium technologicznym
o podwyższonej czystości typu "clean-room". Będą one polegać na
realizacji fragmentów układów w technologii z bramką aluminiową (N-MOS)
lub z bramką samocentrującą - w technologii R-MOS.

W pierwszej, projektowej części laboratorium studenci wykorzystując
profesjonalne symulatory technologii i właściwości elektrycznych
struktur (komercyjne symulatory ATLAS i ATENA firmy Silvaco) projektują
parametry niektórych procesów technologicznych: przede wszystkim
określają czasy i temperatury procesów wysokotemperaturowych i
określają oczekiwane parametry końcowe i charakterystyki elektryczne
wykonywanych przyrządów typu MOS.

W części technologicznej laboratorium studenci (o ile to możliwie
samodzielnie) wykonują poszczególne procesy technologiczne aż do
otrzymania końcowych struktur MOS, przeprowadzając przy tym pomiary
międzyoperacyjne i w miarę potrzeby korygując planowane parametry
następnych procesów.

W trzeciej pomiarowej części laboratorium mierzone są charakterystyki
elektryczne wytworzonych struktur MOS, które są następnie porównywane z
charakterystykami uzyskanymi w drodze symulacji w pierwszej części
laboratorium, oraz dyskutowane są prawdopodobne przyczyn różnic.

**Metody oceny:**

kolokwia, laboratoria

**Egzamin:**

nie

**Literatura:**

Do wykładu i ćwiczeń laboratoryjnych przygotowano materiały pomocnicze dostępne w Internecie.

**Witryna www przedmiotu:**

**Uwagi:**

## Charakterystyki przedmiotowe